

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-341267

(43)Date of publication of application : 27.11.2002

(51)Int.Cl.

G02B 26/08 G02B 5/08

G02B 5/26 G02B 5/28

G02B 26/02 G09G 3/20

(21)Application number : 2001-142025 (71)Applicant : SONY CORP

(22)Date of filing : 11.05.2001 (72)Inventor : ISHIKAWA HIROKAZU

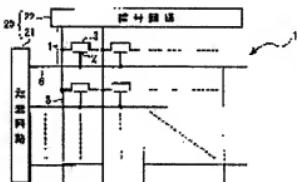
(54) DRIVING METHOD FOR OPTICAL MULTI-LAYERED STRUCTURE, DRIVING METHOD FOR DISPLAY DEVICE, AND DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display device in simple matrix structure which has excellent display characteristics by holding a state of writing by all pixels by using optical multi-layered structures and uses the optical multi-layered structures, and to provide its driving method.

SOLUTION: The display device has an optical multi-layered structure array 10 constituted by arraying optical multi-layered structures 1 having hysteresis characteristics and a driving circuit system 20. After the state of the gap between a lower electrode 2 and an upper electrode 3 is controlled by applying voltage at

each specific write timing point, a period wherein the relative polarity of the potentials of those two electrodes is inverted, and the potential difference between the two electrodes is held large enough to hold both the separation state and the contact state of hysteresis is provided to hold the state of the gap between the electrodes even after the control is performed in write timing.



対応なし、英抄

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-341267

(P2002-341267A)

(48) 公開日 平成14年11月27日 (2002.11.27)

(51) IntCl'

G 0 2 B 26/08
5/08
5/26
5/28
26/02

識別記号

F 1

G 0 2 B 26/08
5/08
5/26
5/28
26/02

テ-マ-ト- (参考)

J 2 H 0 4 1
A 2 H 0 4 2
2 H 0 4 8
5 C 0 8 0

審査請求 未請求 請求項の数 5 O.L (全 13 頁) 最終頁に統ぐ

(21) 出願番号

特願2001-142025(P2001-142025)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(22) 出願日

平成13年5月11日 (2001.5.11)

(72) 発明者 石川 博一

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100098785

弁理士 藤島 洋一郎

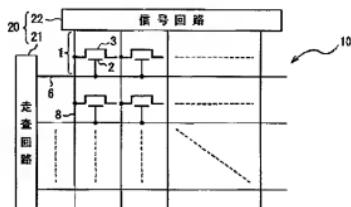
最終頁に統ぐ

(54) 【発明の名称】 光学多層構造体の駆動方法および表示装置の駆動方法ならびに表示装置

(57) 【要約】

【課題】 光学多層構造体を用いて、全ての画素で書き込まれた状態を保持して良好な表示特性を実現できる、光学多層構造体を用いた簡単な単純マトリックス構造の表示装置およびその駆動方法を提供する。

【解決手段】 ヒステリシス特性を有する光学多層構造体1をアレイ状に配設してなる光学多層構造体アレイ10と、駆動回路系20とを有する表示装置において、所定の書き込みタイミングごとに電圧を印加して下部電極2と上部電極3との間隙の状態を制御した後、それら2つの電極の電位の相対的な極性を逆転させると共にその2つの電極間の電位差をヒステリシスにおける分離状態および接触状態を共に保持可能な範囲の大きさに保つ期間を設けて、電極の間隙の状態を書き込みタイミングで制御した後も保持する。



【特許請求の範囲】

【請求項1】少なくとも一方が光学層を有している2つの電極が電位差のない状態で間隙を有して画素を形成するように対向配置されており、前記2つの電極にそれぞれ電圧が印加されて、それらの電圧の重畳によって前記2つの電極間に生じる電位差で前記間隙の状態が分離状態または接触状態に制御され、その間隙の状態に対応して前記光学層に入射される光の反射、透過、吸収、回折のうち少なくともいすれか一つの状態が制御されるようして設定されており、かつ前記電位差の変化に対する前記間隙の変化がヒステリシスを有する光学多層構造体の駆動方法であって、

所定の書き込みタイミングごとに電圧を印加して前記間隙の状態を制御した後、その2つの電極の電位の相対的な極性を逆転させると共にその2つの電極間の電位差を前記ヒステリシスの1行程における前記分離状態および前記接触状態のいすれも保持可能な範囲の大きさに保つ期間を設けて、前記電極の間隙の状態を、前記書き込みタイミングで制御した後にも保持することを特徴とする光学多層構造体の駆動方法。

【請求項2】少なくとも一方が光学層を有している2つの電極を電位差のない状態で間隙を有して画素を形成するように対向配置した構造の光学多層構造体がマトリックス状に配設され、前記2つの電極の一方には走査電圧が印加され他方には信号電圧が印加されて、その走査電圧と信号電圧との重畳によって前記2つの電極間に生じる電位差で前記間隙の状態が分離状態または接触状態に制御され、その間隙の状態に対応して前記光学層に入射される光の反射、透過、吸収、回折のうち少なくともいすれか一つの状態が制御されるようして設定されており、かつ前記光学多層構造体における前記電位差の変化に対する前記間隙の変化がヒステリシスを有する表示装置の駆動方法であって、

前記2つの電極のうち、一方の電極には前記走査電圧を、他方の電極には前記信号電圧を、それぞれ印加して、それら2つの電極の状態を前記分離状態または前記接触状態のいすれか一方の状態にした後、その2つの電極の電位の相対的な極性を逆転せると共に、その2つの電極間の電位差を前記ヒステリシスの1行程における前記分離状態および前記接触状態のいすれも保持可能な範囲の大きさに保つ期間を設けて、前記電極の状態を前記一方の状態にした後にも保持することを特徴とする表示装置の駆動方法。

【請求項3】少なくとも一方が光学層を有している2つの電極が電位差のない状態で間隙を有して画素を形成するように対向配置された構造の光学多層構造体がマトリックスアレイ状に配設され、前記各画素の2つの電極のうち一方の電極には走査電圧を印加する走査配線が接続され、他方の電極には信号電圧を印加する信号配線が接続されており、前記走査配線には前記走査電圧を出力

し前記信号配線には前記信号電圧を出力する駆動回路を備えて、前記走査電圧と前記信号電圧との重畳によって前記2つの電極間に生じる電位差で前記間隙の状態が分離状態または接触状態に制御され、その間隙の状態に対応して前記光学層に入射される光の反射、透過、吸収、回折のうち少なくともいすれか一つの状態が制御されるようして設定されており、かつ前記光学多層構造体が前記電位差の変化に対する前記間隙の変化にヒステリシスが存在する表示装置であって、

10 前記駆動回路が、前記2つの電極のうちの一方の電極には前記走査電圧を、他方の電極には前記信号電圧を、それぞれ印加して、それら2つの電極の状態を前記分離状態または前記接触状態のうちいすれか一方の状態にした後、その2つの電極の電位の相対的な極性を逆転せると共に、その2つの電極間の電位差を前記ヒステリシスの1行程における前記分離状態および前記接触状態のいすれも保持可能な範囲の大きさに保つ期間を設けて、前記電極の状態を前記一方の状態にした後にも保持することを特徴とする表示装置。

20 【請求項4】複数個の前記光学多層構造体が、マトリックスアレイ状に配設されており、その個々の光学多層構造体が光の反射を制御し、その反射した光によって表示を行うように設定されていることを特徴とする請求項3記載の表示装置。

【請求項5】複数個の前記光学多層構造体が、マトリックスアレイ状に配設されており、その個々の光学多層構造体が光の透過を制御し、その透過した光によって表示を行うように設定されていることを特徴とする請求項3記載の表示装置。

30 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、入射光を反射または透過させる機能を有する光学多層構造体の駆動方法、およびその光学多層構造体を光スイッチング素子として用いた表示装置、ならびにその表示装置の駆動方法に関する。

【0002】

【従来の技術】光通信、光記憶装置、光プリンタなどに用いられる素子として、高速動作が可能な光スイッチング

40 素子（ライトバルブ）の研究・開発が行われている。また、近年は映像情報を表示するための表示装置の重要性が益々高まっているが、そのなかでも光スイッチング素子を用いることが注目されている。

【0003】そのような光スイッチング素子としては、液晶素子を用いたものや、マイクロミラーを用いたもの（DMD：Digital Micro Mirror Device、ディジタルマイクロミラーデバイス（テキサスインスルメンツ社の光スイッチング素子の登録商標）、回折格子を用いたものの（GLV：Grating Light Valve、グレーティングライ

トバルブ（SLM（シリコンライトマシン）社の商品

名)などがある。

【0004】上記の光スイッチング素子のうち、GLVは、MEMS (Micro Electro Mechanical Systems) 構造による回折格子を備えたデバイスであり、静電力によって10 [ns] 程度の高速な動作を行うことが可能である。また、DMDは、GLVと同じくMEMS構造でミラーを動かすことによりスイッチングを行うものである。これらの光スイッチング素子を用いた表示装置は、個々の光スイッチング素子を各画素として2次元的に、いわゆるマトリックス状に配置して、投射型や直視型の表示装置に適用することができる。

【0005】このMEMSのような光スイッチング素子を各画素に用いた表示装置は、複数の走査配線 (スキヤンライン) と複数の信号配線 (データライン) を直交するようにそれぞれ配列形成し、その交差部分ごとに、画素を形成する上部電極と下部電極とを、間隙を設けて対向配置して、画面内に多数の画素が単純マトリクス状に2次元的に配列された極めて簡易な構造とすることができる。しかも、例えば液晶表示素子の場合のようならS/I集積回路にも匹敵する極めて微細な加工精度を要求されるTFTスイッチング素子アレイや補助容量が不要であり、液晶の劣化を防ぐための交流駆動等の必要もない。また、プラズマディスプレイデバイスのような高電圧・大電流を必要とせず、低消費電力化を達成できるなど、多くの利点がある。

【0006】ところで、光スイッチング素子として光学多層構造体を用いた表示装置は、電極を有する光学膜が間隙を有して対向配置された構造を備えており、その対向配置された両電極にそれぞれ駆動電圧を印加してそれら両電極どうしの間の電位差を制御し、その電位差に対応して両電極間に生じる静電力によって両電極どうしの間隔を変化させ、その間隙を含む光学多層構造体に入射した光を変調して所望の表示を行うというものである。

【0007】

【免責が解決しようとする課題】上記のような光学多層構造体としては、例えば、特許協力条約に基づく国際公開W095/30924号公報およびその登録済み同属である米国特許公報第5,835,255号公報に、電極間に与えられる電位差に対する電極間の間隙の大きさの変化ヒステリシス特性を有する特性を備えた可視光変調素子を用いた画像表示装置が開示されている(米国特許公報第17コラム等参照)。

【0008】このような従来の光学多層構造体を画像表示装置における各画素として単純マトリクス状に配設して用いる場合、その個々の画素 (つまり光学多層構造体) の駆動方法については、次のようなものが提案されている。

【0009】すなわち、光学多層構造体を配設してなる画面内の1本の走査配線に、走査選択電圧が走査線の本数に対応して時分割された走査選択期間中に印加される

と、その1行の走査配線に接続されている各画素が走査選択状態となる。このとき、各列の信号配線には、それぞれ該当する電極を接触状態とするか分離状態とするかを決める(書き込む)ための信号電圧が印加される。このようにして各画素の電極に走査選択電圧と信号電圧とが印加されると、それらの重畳電圧(つまり両電極間の電位差)に対応して、各画素の電極がそれぞれ接触状態か分離状態かのうちのいずれか一方の状態になる。

【0010】しかしながら、それぞれの画素には、その画素が選択されていない非選択期間中にも、その画素が接続されているとの同じ1本の信号配線に接続されている他の画素の状態を書き込むための信号電圧が印加されるので、その非選択期間中に印加される信号電圧波形の影響を受けて、走査選択期間に書き込まれていた所望の状態が変化してしまう場合がある。

【0011】このような不都合を克服するためには、信号配線に印加される信号電圧波形の如何に問わらず、選択されている行以外の行の電極の状態がすべて接触状態あるいは分離状態となるように、走査電圧波形に所定の

20 オフセットを設けておくという方法なども考えられる。すなわち、走査選択された1行の走査配線に接続されている電極の状態は所望の状態であり、それ以外の非選択期間にあるすべての行の電極は一様に接触状態または分離状態とすることなども可能である。これは換言すれば、選択されている1行の走査線に属する画素のみを、1フレーム中の1走査選択期間内に所望の光量に変調し、その他の全ての画素は暗表示状態(液晶表示装置などに例えるとノーマリブラックモード)もしくは明表示状態(ノーマリホワイトモード)に保つということである。

【0012】しかしながら、上記のような駆動方法では、走査線の本数に時分割された極めて短時間の走査選択期間中に走査電圧が印加されているので、その走査線に属する画素のみは所望の状態に保たれるが、その走査選択期間の終了後に走査電圧が印加されなくなると、例えば接触状態であった電極が分離状態に戻ってしまうなどして、走査選択期間中だけしか所望の状態を保つことができない。

【0013】例えば、光学多層構造体をノーマリブラックモードの反射型表示装置に用いた場合、走査選択期間にある1行の走査線に属する画素のみが1フレーム中の1走査選択期間という短時間に表示状態を示すだけで、その他の多数の画素については、走査選択期間と比較して長い非走査選択期間に亘って暗表示のままなので、光の利用効率が低くなり、コントラスト特性の極めて低い表示デバイスとなってしまう。あるいはノーマリホワイトモードの反射型表示装置の場合には、走査選択状態にある1行の走査線に属する画素以外の全ての画素が非走査選択期間に亘って明表示の状態のままで、やはりコントラスト特性の極めて低い表示デバイスとなってしま

まう。

【0014】あるいは、一度書き込んだ状態を保持するために、例えばアクティブマトリックス型液晶表示装置などで用いられるTFT(Thin Film Transistor)スマートチッピング素子や補助容量などを各画素ごとに設けることなども考えられるが、簡易な単純マトリックス構造の表示デバイスを実現できるという光学多層構造体の特長を損なうという問題がある。

【0015】また、光学多層構造体は一般に、顕著なヒステリシス特性を有しているので、1つのフレーム中で画素に一つの状態を書き込むと、その状態が他画素に書き込むための信号電圧波形の影響を受けることなく次のフレームまで保持される場合もある。しかし、このような状態保持が全ての画素で行われるわけではなく、例えば1つのフレーム中で他画素の選択期間の信号電圧波形の影響を受けて、一旦書き込まれた状態が非選択期間中に勝手に変化してしまう場合もある。また、1つのフレームで書き込まれた状態を次のフレームまで保持することはできても、その書き込まれた状態を次のフレームで所望の状態へと変化させようとしてもできなくなることもある。これに対処するためと推測されるが、上記の米国特許公報第5,835,255号公報に示された光学多層構造体の駆動方法では、1フレームが終了した時点で、それまで各画素に書き込まれて保持されていた状態を一齊に明表示あるいは暗表示に戻す(ノーマリモードにリセットする)ことが提案されている。

【0016】しかしながら、実際には、そのようにフレームとフレームとの間ごとに一齊のリセット期間を設けると、その間の画面状態が、ちらつきとして観察されることとなり、画像表示品質を低下させる要因となるので、リセット期間を設けることは望ましくない。なお、上記の米国特許公報第5,835,255号公報では、さらに詳細な駆動方法については開示されていない。

【0017】このように、従来の光学多層構造体を用いた表示装置では、上記のように、走査選択期間中に各画素に書き込んだ状態を走査選択期間後にも保持することが困難であることに起因して、良好な表示特性の表示デバイスを実現することが困難であるという問題があつた。

【0018】本発明はかかる問題点に鑑みてなされたもので、その目的は、光学多層構造体を用いて、全ての画素で書き込まれた状態を保持して良好な表示特性を実現できる、光学多層構造体を用いた簡易な単純マトリックス構造の表示装置およびその駆動方法を提供することにある。

【0019】

【課題を解決するための手段】本発明による光学多層構造体の駆動方法は、少なくとも一方が光学層を有している2つの電極が電位差のない状態で間隙を有して画素を形成するように対向配置されており、その2つの電極に

それぞれ電圧が印加されて、それらの電圧の重畳によつて2つの電極間に生じる電位差で間隙の状態が分離状態または接触状態に制御され、その間隙の状態に対応して光学層に入射される光の反射、透過、吸収、回折のうち少なくともいわゆる一つの状態が制御されるように設定されており、かつその電位差の変化に対する間隙の変化がヒステリシスを有する光学多層構造体の駆動方法であつて、所定の書き込みタイミングごとに電圧を印加して電極間の間隙の状態を制御した後、その2つの電極の電位の相対的な極性を逆転させると共にその2つの電極間の電位差をヒステリシスの1行程における分離状態および接触状態と共に保持可能な範囲の大きさに保つ期間を設けて、電極の間隙の状態を書き込みタイミングで制御した後も保持する。

【0020】また、本発明による表示装置の駆動方法は、少なくとも一方が光学層を有している2つの電極を電位差のない状態で間隙を有して画素を形成するように対向配置した構造の光学多層構造体がマトリックス状に配設され、2つの電極の一方には走査電圧が印加され他方に信号電圧が印加されて、その走査電圧と信号電圧との重畳によって2つの電極間に生じる電位差でその間隙が制御され、その間隙に対応して光学層に入射される光の反射、透過、吸収、回折のうち少なくともいわゆる一つの状態が制御されるように設定されており、かつ光学多層構造体における電位差の変化に対する間隙の変化がヒステリシスを有する表示装置の駆動方法であつて、2つの電極のうち一方の電極には走査電圧を、他方の電極には信号電圧を、それぞれ印加して、それら2つの電極の状態を分離状態または接触状態のうちいずれか一方の状態にした後、その2つの電極の電位の相対的な極性を逆転させると共に、その2つの電極間の電位差をヒステリシスの1行程における分離状態および接触状態と共に保持可能な範囲の大きさに保つ期間を設けて、電極の状態を前述の一方の状態にした後にも保持する、というものである。

【0021】また、本発明による表示装置は、少なくとも一方が光学層を有する2つの電極を電位差のない状態で間隙を有して画素を形成するように対向配置された構造の光学多層構造体がマトリックスアレイ状に配設され、各画素の2つの電極のうち一方の電極には走査電圧が印加されるように走査配線が接続され、他方の電極には信号電圧が印加されるように信号配線が接続されており、走査配線には走査電圧を出力し信号配線には前記信号電圧を出力する駆動回路を備えており、走査電圧と信号電圧との重畳によって2つの電極間に生じる電位差で間隙が制御されて、その間隙に対応して光学層に入射される光の反射、透過、吸収、回折のうち少なくともいわゆる一つの状態が制御されるように設定されており、かつ光学多層構造体が電位差の変化に対する間隙の変化にヒステリシスを有する表示装置であつて、駆動回路が、

2つの電極のうちの一方の電極には走査電圧を、他方の電極には信号電圧を、それぞれ印加して、それら2つの電極の状態を分離状態または接触状態のうちいずれか一方の状態にした後、その2つの電極の電位の相対的な極性を逆転させると共にその2つの電極間の電位差を光学多層構造体のヒステリシスの1行程における分離状態および接触状態と共に保持可能な範囲の大きさに保つ期間を設けて、電極の状態を前述の一方の状態にした後にも保持する、というものである。

【0022】本発明による光学多層構造体の駆動方法および表示装置の駆動方法ならびに表示装置では、構造の繁雑化を招くTFTや補助容量などのような要素を付加しなくとも、光学多層構造体の有するヒステリシス特性をむしろ積極的に利用して、所定の書き込みタイミングごとに電圧を印加して電極間の間隙の状態を制御した後、その2つの電極の電位の極性を逆転せると共に、その2つの電極間の電位差をヒステリシスの1行程における分離状態および接触状態と共に保持可能な範囲の大きさに保つことで、走査選択期間などに電極の間隔の状態の書き込みが行われた後にも（非走査選択期間や次のフレーム期間などにも）、その書き込まれたときの状態が保たれる。そして次の走査選択期間には、それまで電極が保持していた状態や電極に印加された信号電圧波形の履歴に関わらず、所望の状態の新たな書き込みが行われる。

【0023】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0024】図1は、本発明の一実施の形態に係る表示装置の主要部の構成を模式的に表したものである。この表示装置は、表示領域内に光学多層構造体1がマトリックスアレイ状に配設され、その個々の光学多層構造体1がそれぞれ個々として機能する光学多層構造体アレイ10と、その個々の光学多層構造体1の有する下部電極2には走査電圧を印加し上部電極3には信号電圧を印加する駆動回路系20とを備えている。

【0025】個々の光学多層構造体1は、図2に示したように、絶縁性基板4の上に、下部電極2と、上部電極3と、その上部電極3の上下両面のうち下部電極2と対面する側の面上に設けられた光学薄膜5とを、その主要な構造として備えている。

【0026】絶縁性基板4としては、この光学多層構造体1が透明型の表示装置に用いられる場合には、透明ガラスや透明プラスチックなどの非金属の透明絶縁性材料からなる基板などを好適に用いることが可能である。あるいは、この光学多層構造体1が反射型の表示装置に用いられる場合には、カーボン系材料のような不透明な絶縁性の材質からなる絶縁性基板4を用いることなどが可能である。

【0027】下部電極2は、走査配線8に接続されて走

査電圧が印加される電極として機能するものである。この下部電極2の材料としては、例えば、チタン(Ti)、タンタル(Ta)、タングステン(W)などの金属材料や、窒化チタン、窒化タンタルなどの窒化物を用いて、その薄膜を絶縁性基板4の上に成膜し、それをエッチング法などにより加工して所定の電極状に形成することなどが可能である。

【0028】上部電極3は、下部電極2と対向する側の面上別の光学薄膜5を備えており、その光学薄膜5の表面と下部電極2の表面との間には、所定の電位差が与えられない状態では所定の間隙7を保つように設定されている。この上部電極3は、信号配線8に接続されて信号電圧が印加され、その信号電圧と下部電極2に印加される走査電圧とが重迭して得られる電位差に応じて間隙7に生じる電界の静電的吸引力により、光学薄膜5と共に弹性変形する。電位差の大きさが所定のしきい値以上になると下部電極2にに対して接触した状態となり、しきい値未満になると弾性力が静電的吸引力よりも勝って分離した状態となるよう設定されている。この上部電極3

20の形成材料としては、例えばITO(Indium-Tin Oxide; インジウムとスズの酸化物混合膜)のような透明性および導電性の高いものなどが好適である。

【0029】光学薄膜5は、上述のように上部電極3の形状が変化すると、その上部電極3と共に変位して状態が変化し、その状態に対応して光の干渉状態が変化する。この光学薄膜5の材料としては、例えば窒化珪素(Si_nN_x; n₁=2.0)、酸化珪素(SiO₂; n₂=1.46)、酸化ビスマス(Bi₂O₃; n₂=1.91)、フッ化マグネシウム(MgF₂; n₂=1.38)、アルミナ(Al₂O₃; n₂=1.67)、酸化チタン(TiO₂; n₂=2.4)などを好適に用いることができる。なお、この光学薄膜5および上部電極3は、それぞれ単層でもよいが、それぞれが光学的特性の互いに異なる2つ以上の膜を積層してなるものとしてもよい。

【0030】間隙7は、上部電極3および光学薄膜5の積層膜が上記のように動作することができるよう、その寸法が設定されている。この間隙7に充填される媒質は、透明であれば気体でも液体でもよい。気体としては、例えば、空気(ナトリウムD線(589.3 nm)に対する屈折率nD=1.0)、窒素(N₂; nD=1.0)などを用いることが可能である。あるいは、液体としては、例えば、水(nD=1.333)、シリコーンオイル(nD=1.4~1.7)、エチルアルコール(nD=1.3618)、グリセリン(nD=1.4730)、ショートメタン(nD=1.737)などを用いることが可能である。あるいは、この間隙7を真空または低圧状態に保つようにしてよい。

【0031】上記のような上部電極3および光学薄膜5における可動部分の平面的な形狀としては、例えば矩形

50

とすることができる。その立体的な形状は、例えば矩形の4辺における各側壁が支持部として絶縁性基板4の表面から図2で上方に立ち上がるような形状にしてもよく、あるいは、その矩形の四隅に例えば柱状に立ち上がった形状の支持部を設けて、その4本の支持部によって可動部分が吊り上げられて、所定の電圧が印加されていない状態では下部電極2に対して所定の間際に保たれるようにしてよい。

【0032】このような構造の光学多層構造体1に駆動電圧を印加して、上部電極3と下部電極2との状態を変化させ、接触状態にした場合と分離状態にした場合とでは、図3に示したように光の反射率が明確に異なるものとなる。この図3では、反射型の表示装置に用いられる光学多層構造体1の場合について、グラフ中の点線の曲線が分離状態における反射率を、実線が接触状態における反射率を、それぞれ示している。図3の横軸に示すような400 [nm]～700 [nm]の間のいわゆる可視光領域では、分離状態における反射率は約70%～約80%と極めて高い値を示し、接触状態における反射率は約0%～約10%と極めて低い値を示しており、このように反射率が明確に変化する特性を、適切な駆動方法によって活用すれば、コントラスト特性の極めて良好な表示装置を実現することができると思定される。

【0033】このような光学多層構造体1は、例えば次に述べるような製造プロセスによって作製することができる。まず、例えばガラスからなる透明な絶縁性基板4の上に、例えばスパッタリング法によりチタン(Ti)あるいはタンタル(Ta)などの材料からなる導電膜を形成し、これをバーナーニングして、下部電極2を形成する。続いて、例えばCVD(Chemical Vapor Deposit ion: 化学的気相成長)法により構造層としての非晶質シリコン(a-Si)膜を成膜する。続いて、フォトレジスト膜を形成し、このフォトレジスト膜を露光・現像し、可動部としての所定の平面形状のパターンを形成する。そしてこのフォトレジスト膜をマスクとして用いて、例えばRIE(Reactive Ion Etching)により非晶質シリコン(a-Si)膜を選択的に除去する。続いて、前述のフォトレジスト膜を除去した後、例えばスパッタリング法によりB₂O₃、あるいはSi₃N₄からなる光学薄膜5を形成する。次いで、例えばCF₄ガスを用いたドライエッティング法により、光学薄膜5を所定の形状に加工すると共に開口部を設ける。そして、例えばXeF₂を用いたエッティング法により、開口部を通じて非晶質シリコン(a-Si)膜を除去する。これにより、上記のような内部に所定の寸法の間隙7を有して下部電極2と上部電極3が対向配置された構造の光学多層構造体1が作製される。

【0034】このような本実施の形態に係る個々の光学多層構造体1は、下部電極2と上部電極3とに所定の電位差を与えることによって両電極間に生じる電界によ

り、静電的な吸引力が働いて下部電極2の表面と上部電極3の表面(より正確には光学薄膜5の表面)とを接触した状態にすることができる。あるいは両電極間の電位差を所定の大きさ未満にすることにより、上部電極3および光学薄膜5の材料力学的な弾性による引張応力で両電極を分離した状態にすることができる。

【0035】しかしここで、電位差の変化に対する両電極の間隙7の変化は、顯著なヒステリシスを示すことが知られている(Yie He, et al., General Contact and

10 Hysteresis Analysis of Multi-dielectric MEMS Devices under Thermal and Electrostatic Actuation, International Mechanical Engineering Conference and Exposition, Symposium on MEMS, November 15-20, 1998)。その変位の様相は、例えば図4に示したようなものとなっている。なお、上部電極3と下部電極2とにそれぞれ印加する電圧の極性を入れ替へても、それらの電位差(の大きさ)によって両電極間に生じる静電力(静電的吸引力)の絶対値は同じなので、印加電圧と間隙7の変位(状態の変化)との相関を示す特性曲線は、電位差0を中心として対称である。そこで、図4では電位差を横軸の正方向のみに取って示してある。

【0036】上部電極3と下部電極2との間の電位差と上部電極3の変位との関係は、光学多層構造体1の各寸法や、構造の内部応力等に依存して種々異なるものとなるが、概ね図4のような特性となる。すなわち、両電極間の電位差を上げて行くと、徐々に両電極間に間隙7が狭くなり、ある点で急激に両電極が接触状態となる。例えば図4の一例では、11～11.5[V]付近で両電極は分離状態から接触状態へと急激に変化し、12[V]で電位差は頭打ちとなる。その後12[V]から電位差を小さくして行くと、前述の状態変化が生じた11.5[V]未満になってしまって分離状態に変化することはなく、図4の一例に則して言えば、5[V]になるまでは接触状態のままに保たれる。そして電位差が5～4.5[V]付近で、両電極は接触状態から分離状態へと急激に変化する。このように、光学多層構造体1では、電位差の変化的履歴に依存して上部電極3の動き(変位)が異なった様相を示すので、上部電極3の状態は電位差の静的な値のみからは一義的に定まらない。

【0037】このような顯著なヒステリシス特性を有しているため、光学多層構造体1を単純マトリックスアレイ状に配設してなる表示装置では、例えば単純マトリックス型の液晶表示装置に用いられるような駆動方法を適用して所望の画面の状態を所望のタイミングで制御しようと/orしても、一度書き込んだ後にはその状態を変化させることができなくなったり、あるいは逆に、走査選択期間中は所望の状態に保つことができるが、非選択期間にその状態を保つことができないなど、表示装置として要求される動作を実現することができない。

【0038】あるいは、一旦書き込んだ状態を保持するためにTFTや補助容量等を付設することも考えられるが、そのような素子を付設することで、本来の光学多層構造体1が有している構造が簡易であるという特長を生かすことができなくなるという不都合があった。

【0039】そこで、本発明者は、このような光学多層構造体1の有しているヒステリシス特性をむしろ逆手にとって積極的に利用して、一旦書き込んだ上部電極3の状態を、少なくとも次の（次フレームの）書き込みの際まで保持することができる駆動方法およびそれを行う駆動回路を備えた表示装置を案出した。

【0040】次に、上記のような光学多層構造体1を用いた本発明に係る表示装置の駆動方法について、下記に説明する。なお、説明を理解し易いものとするために、表示装置の单纯マトリックスアレイに配置された光学多層構造体1（画素）のうち第1行・第1列の1画素に印加される電圧波形の一例を、図5、図6、図7、図8の各タイミングチャートに示した。また、所定のしきい値以上の電位差が印加されて接触状態となつたときの光学多層構造体1の様相を図9に示した。なお、ここでは第1行・第1列の1画素を第1フレームでは接触状態（以降、これをオン（ON）状態と呼ぶ）に制御し、第2フレームでは分離状態（以降、これをオフ（OFF）状態と呼ぶ）に制御する場合について説明する。

【0041】駆動回路系20は、走査回路21と、信号回路22から、その主要部が構成されている。走査回路21からは図5に示したような波形の走査電圧が走査線に出力され、信号回路22からは図6に示したような波形の信号電圧が信号線に出力される。その走査電圧波形と信号電圧波形とが光学多層構造体1にて図7に示したように重畳されて、図8に示したような波形の電位差が生じ、これに対応して第1行・第1列の1画素の光学多層構造体1の状態が変化する。

【0042】なお、ここでは説明を簡略なものとするために、走査電圧波形は走査選択期間中の電圧（接地を基準とした電圧レベル、以下同様）が0[V]、非選択期間中の電圧が8[V]で、これを2倍に繰り返すものとする。また、信号電圧波形は書き込み状態（つまり表示画像）に対応した波形となるが、ON状態に対応する電圧が15[V]、OFF状態に対応する電圧が2[V]に設定されているものとする。

【0043】さらに詳細には、まず第1フレームにおける第1行・第1列の1画素（光学多層構造体1）にON状態の書き込みを行なう第1の走査選択期間では、走査電圧波形が0[V]になる一方、そのタイミングに同期して、信号電圧波形が15[V]になる。すると走査電圧と信号電圧とが重畳して上部電極3と下部電極2との間に生じる電位差（これを図中では△Vとする）は+15[V]となる。

【0044】なお、このとき信号電圧（上部電極3）が

15[V]で走査電圧（下部電極2）の0[V]よりも高い電圧となっているから、両電極の相対的な極性は、上部電極3が正、下部電極2が負となっている。そこで、このような極性の場合には、電位差の値（絶対値）に正（+）の極性を付して記述することとする。逆に、上部電極3が負、下部電極2が正の場合には、電位差の値に負（-）の極性を付して記述することとする。この定義（記述法）に従えば、第1フレームの走査選択期間における電位差の場合には、 $\Delta V = +15[V]$ のように記述される。

【0045】このような+15[V]の電位差が両電極間に与えられると、図10のヒステリシス曲線上で電位差 $\Delta V = +15[V]$ は点Eに位置しているので、上部電極3の状態は、それまで履歴して来た状態の如何を問わず、必ず図9に示したようなON状態になる。

【0046】例えば、この第1フレームの前に同電極間の電位差が0[V]であった場合（点A）、走査選択期間に入つて電位差が+15[V]になると、上部電極3の状態は点H→B→Cのようにヒステリシス曲線上を推移して、OFF状態を保ちながらも間際7が挟まつて行き、11～11.5[V]付近に存在している上方しきい値（点Cの付近）を超えると、OFF状態からON状態に変化する。そしてさらに電位差が大きくなつて+15[V]に至つても（点E）、上部電極3の位変（間際7）はそれ以上には変化せず、ON状態のままとなつている。

【0047】あるいは第1フレームの前に両電極間の電位差が、例えば点Gの5[V]や点Fの7[V]であつても、電位差が+15[V]になつても上部電極3はON状態のままである。このようにして、第1フレームの走査選択期間に第1行・第1列の1画素に書き込みが行われてON状態になる。

【0048】その走査選択期間が終了して非選択期間になると、走査電圧波形は0[V]から8[V]になり、この電圧レベルは第1フレームが終了するまで維持される。一方、信号電圧波形は、第1フレームの非選択期間には、第2行・第1列の画素、第3行・第1列の画素、第4行・第1列の画素…のように同一の信号配線8に接続されている同一列の各画素を順次に走査選択して行くタイミングと同様してその個々の画素に所望の状態を書き込むための電圧波形となっている。

【0049】例えば第1フレームにおける信号電圧波形は、走査選択期間が終了した後、それに続く第2行・第1列の画素にはON状態を書き込み、第3行・第1列の画素にはOFF状態を書き込むために、第2行・第1列の画素に対する走査選択期間と同期した信号電圧が15[V]、第3行・第1列の画素に対する走査選択期間と同期した信号電圧が2[V]となっている。このように、信号電圧は、例えば第1行・第1列の画素に対する走査選択期間が終了した後の非選択期間には、その画素

が属する行(走査線)の他の行に属する画素に所望の書き込みを行うために、電圧レベルが種々に変化する波形となっていることが一般的である。

【0050】この例では、第1フレームにおける非選択期間中には、走査電圧は一定に8[V]となっているが、他方、第2行・第1列の画素にON状態を書き込むタイミングでの信号電圧は15[V]となっている。従って、このときの両電極間の電位差は15[V] - 8[V] = +7[V]となり、これは図10のヒステリシス曲線における点Fで示したように、上部電極3の状態がON状態からOFF状態に変化する下方しきい値である5[V]よりも上に位置しているから、上部電極3の状態は走査線選択期間で書き込まれたON状態のままに保たれる。

【0051】これに続く第3行・第1列の画素にOFF状態を書き込むタイミングでの信号電圧は2[V]となるので、このときの両電極間の電位差は、2[V] - 8[V] = -6[V]となり、前述の走査選択期間に書き込まれた電位差(+15[V])の極性とは逆極性となる。このときの-6[V]という電位差は、上部電極3の状態がON状態からOFF状態に変化する上方しきい値の-5[V]未満で、ON状態が保たれる点Kに位置しているので、上部電極3の状態は走査線選択期間中に書き込まれたON状態のままに保たれる。

【0052】ただし、両電極間の電位差を+15[V]から-6[V]へと時間をかけて緩やかに移行せると、その電位差の変化に対応した状態変化(両電極間の間隙の変位)は、図10のヒステリシス曲線上を点F → G → H → A → I → Mのようにトレースしながら推移するので、最終的には点Kには至らず、点Mに至ってしまう。上部電極3は点FのON状態から点MのOFF状態へと変化してしまう。しかし、光学多層構造体1の上部電極3(および光学薄膜)には、彈性的な形状保持力および慣性力が変形応力として働くので、その変形応力に起因して状態変化に要する時間よりも短い時間で急峻な電位差をプラスからマイナスへと切り替えると、上部電極3の状態変化はヒステリシス曲線上をトレースすることなく、点Fの状態から点Mの状態へと瞬時に移行することができる。実際に駆動回路から印加される信号電圧は、表示性能の向上の観点からも、立上がりや立下がりが急峻な波形であることが望ましいので、信号電圧をそのように急峻に切り替えることは、表示性能のさらなる向上を達成することができるという観点からも望ましいことである。

【0053】このように、走査選択期間中にON状態が書き込まれた後、非選択期間中に信号電圧が15[V]や2[V]に変化しても、その信号電圧波形による影響を受けることなく、一つの画素に書き込まれたON状態を、少なくとも1フレーム期間に亘って保持することができる。

【0054】上記の第1フレームに引き続いて、第2フレームでは、第1行・第1列の画素にOFF状態を書き込み、その状態を少なくとも1フレーム周期の間は保持する。その書き込みを行うために、第2フレームにおける走査選択期間では、走査電圧を0[V]にすると共に、信号電圧を2[V]にする。これにより、両電極間の電位差は2[V] - 0[V] = +2[V]となるから、上部電極3の状態は、第1フレームで書き込まれて保持されていた図10のヒステリシス曲線上の点KのON状態から、点J → I → Aを経て、点PのOFF状態へと変化する。このようにして、第2フレームの走査選択期間では、第1行・第1列の画素を、それまで保たれていたON状態からOFF状態へと変化させることができる。

【0055】そして走査選択期間での書き込みが終了し、非選択期間に入ると、走査電圧は0[V]から8[V]になる。他方、信号電圧は、第2行・第1列の画素にOFF状態を書き込むために2[V]となる。従って、両電極の電位差は2[V] - 8[V] = -6[V]となり、走査選択期間に書き込まれた電位差とは極性が逆転したものとなり、走査選択期間で書き込まれた点Pの状態から、ヒステリシス曲線のうちOFF状態を推進する経路(点P → A → I → M)上を推移して、点Mに至り、第1行・第1列の光学多層構造体1はOFF状態に保たれる。このように、非選択期間に信号電圧が2行・第1列の画素にOFF状態を書き込む電圧になってしまって、走査選択期間にて光学多層構造体1に一旦書き込んだOFF状態をそのままに保つことができる。なお、このときの電位差は、時間をかけて緩やかに変化させてもよく、同時に変化させてもよい。

【0056】続いて、第3行・第1列の画素にON状態を書き込むタイミングでは、信号電圧15[V]になる。すると、このときの両電極間の電位差は15[V] - 8[V] = +7[V]となるので、上部電極3の状態は、それまでの点Mから点A → P → Hを経て点Bへと推移する。この推移は、ヒステリシス曲線のOFF状態を推進する経路上をトレースするものであるため、走査選択期間で一旦書き込まれたOFF状態をそのままに保つことができる。

【0057】以上のように、本実施の形態に係る表示装置あるいはその駆動方法によれば、走査選択期間に一旦書き込まれた状態を、それがON状態であってもOFF状態であっても、少なくとも次のフレームの走査選択期間までの間は信号電圧波形の如何に関わりなく保持することができる。かつ、次のフレームの走査選択期間には、それまで保持していた状態がOFF状態でもON状態でも、所望の状態へと変化させる(書き換える)ことができる。

【0058】なお、上記では、本実施の形態に係る駆動方法の典型的な例として、各フレームごとに走査選択期

間における両電極間の極性と非選択期間における両電極間の極性とを逆転させるようにした場合について示したが、走査電圧波形と信号電圧波形との逆転タイミングの組み合わせは、これのみには限られない。この他にも、例えば図1-1に示したように、ON状態を書き込む第1フレームでは、両電極の極性を走査選択期間と非選択期間とで逆転させるようにし、OFF状態を書き込む第2フレームでは、走査選択期間の電位差を0[V]とすると共に、非選択期間の電位差を第1フレームの走査選択期間における電位差の極性に対して逆転するよう設定することなども可能である。このような駆動方法によつても、上記に説明した駆動方法と同様に、一旦書き込んだ状態を保持することができると共に、走査選択期間ごとに所望の状態へと変化（書き換え）させることができる。

【0059】また、上記の実施の形態では、図4、図1-0に示したようなヒステリシスを有する光学多層構造体1の動作特性に則して、信号電圧や走査電圧の電圧値を上記のようないものとしたが、具体的な電圧値については、上記のみには限られないことは言うまでもなく、光学多層構造体1の動作特性や仕様等に則して種々変更が可能である。

【0060】また、光学多層構造体1の構造についても、上記のようないものには限られないことは言うまでもなく、上部電極3と下部電極2とに印加する電圧を制御して、両電極間の電位差を変化させることによって、光学薄膜5のような光学層に入射される光の反射、透過、吸収、回折のうち少なくともいずれか一つの状態を制御するように設定されており、かつ電位差の変化に対する両電極間の間隙7の状態変化がヒステリシスを有している構造および特徴のものであれば、上記の実施の形態で説明した以外の構造の光学多層構造体1でも、光学多層構造体1を構成する個々の素子（画素など）として用いることが可能である。

【0061】また、上記の実施の形態では、複数の光学多層構造体1を行方向および列方向にマトリックスアレイ状に（2次元的に）配置してなる表示装置およびその駆動方法について説明したが、その他にも、例えば複数の光学多層構造体1が1列に配置されたリニアアレイ状の表示装置や、リニアアレイ状のスイッチング素子などにも本発明は適用可能である。

【0062】次に、比較例として、上記のような実施の形態とは異なる駆動回路および駆動方法によって、上記と同様の光学多層構造体アレイ1-0を駆動する場合について以下に述べる。

【0063】【比較例1】図1-2は、比較例1として、駆動回路から出力されて光学多層構造体1の第1行・第1列の画素に印加される走査電圧波形および信号電圧波形を表したものである。なお、上記の本実施の形態との比較が明確にできるように、本実施の形態と同様に第1

行・第1列の光学多層構造体1を第1フレームではON状態とし第2フレームではOFF状態とする場合を、ここでは想定している。

【0064】この比較例1の駆動回路（図示省略）およびそれを用いた駆動方法では、上記の実施の形態のような電位差の極性の逆転を行なうことなく、信号電圧または走査電圧に例えば7[V]のオフセットを設けている。ところが、このようなオフセットを設けると、走査選択期間中に書き込まれた状態を非選択期間にも保持することはできても、次フレームで状態を変化させることができなくなる場合がある。これを図1-2に則して述べる。

【0065】第1フレームで第1行・第1列の画素の走査選択期間中に走査電圧が-9[V]、信号電圧が6[V]になると、両電極間の電位差は6[V]-(-9)V=+15[V]となるから、上部電極3はこのときON状態となる。

【0066】続いて非選択期間に入ると、まず走査電圧が-7[V]になるが、このとき図1-2に示すように第2行・第1列の画素に書き込むための信号電圧は6[V]のままであるから、両電極間の電位差は6[V]-(-7)V=+13[V]となり、上部電極3はON状態のままに保たれる。

【0067】これに続いて、第3行・第1列の画素に書き込むための信号電圧が0[V]になると、両電極間の電位差は0[V]-(-7)V=+7[V]に変化するが、これは図1-0のヒステリシス曲線上で点Fに位置しているので、上部電極3はこのときにもON状態のままに保たれる。

【0068】そして第2フレームに入ると、まず走査選択期間に、第1行・第1列の画素にOFF状態を書き込むために、走査電圧が-9[V]になると共に、信号電圧が低い方の電圧レベルである0[V]となって、このときの両電極間の電位差は0[V]-(-9)V=+9[V]となる。

【0069】ところが、走査選択期間における電位差は、これ以上には小さくすることができないため、ON状態からOFF状態への変化が生じる下方しきい値の+5[V]以上にはできないので、それまでのON状態をここでOFF状態に変化させることは不可能である。

【0070】このような不都合を克服するためには、1つのフレームが終了する毎に、それまでの状態を一度リセットすることなどが必要となるが、そのようなリセットを行うと、表示画面のちらつきの原因となったり、駆動方法や駆動回路が繁雑化するといった、別の問題が生じるので、本発明のような簡単な概要構成で良好な表示性能を実現することが困難となる。

【0071】【比較例2】図1-3は、駆動回路から出力されて第1行・第1列の光学多層構造体1に印加される、比較例2の走査電圧波形および信号電圧波形を表したものである。

【0072】この比較例2では、上記の実施の形態のような両電極間の電位差の極性の逆転を行わず、かつ信号電圧や走査電圧にオフセットを設けることなく、光学多層構造アレイを駆動する場合について述べる。

【0073】第1フレームでは、第1行・第1列の画素の走査選択期間中に走査電圧が-2[V]、信号電圧が13[V]になると、両電極間の電位差は13[V]-(-2)[V]=+11[V]となるから、上部電極3はON状態となる。

【0074】統いて、非選択期間に入ると、まず走査電圧が0[V]になるが、このとき図13に示すように第2行・第1列の画素に書き込むための信号電圧は13[V]のままであるから、両電極間の電位差は13[V]-0[V]=+13[V]となり、上部電極3はON状態のままで保たれる。

【0075】これに統いて、第3行・第1列の画素に書き込むための信号電圧が0[V]になると、両電極間の電位差は0[V]-0[V]=0[V]に変化する。この電位差0[V]は図10のヒステリシス曲線上で点Aに位置しているので、上部電極3の状態は、それまでのON状態からOFF状態に変化してしまう。このように、1フレームにおいて、走査選択期間に一つの画素に対して書き込んだON状態が、非選択期間の途中で他の画素への書き込みを行なったため信号電圧の変化に起因してOFF状態に勝手に変化してしまい、ON状態を保持することができなくなる場合がある。

【0076】統いて、第2フレームに入ると、走査選択期間には、走査電圧が-2[V]になるとと共に、第1行・第1列の画素にOFF状態を書き込むために信号電圧が低い方の電圧レベルである0[V]となるから、このときの両電極間の電位差は0[V]-(-2)[V]=+2[V]となり、上部電極3はOFF状態に保たれる。あるいは、図示は省略したが、第1フレームの最後までON状態に保たれていた場合でも、第2フレームの走査選択期間には両電極間の電位差が+2[V]となるので、上部電極3はON状態からOFF状態になる。

【0077】ところが、第3行・第1列の画素に書き込むための信号電圧が13[V]になると、両電極間の電位差は13[V]-0[V]=+13[V]となるので、上部電極3はON状態に勝手に変化してしまい、それまで保持されていたOFF状態を保持することができない。

【0078】【比較例3】図14は、駆動回路から出力されて第1行・第1列の光学多層構造アレイに印加される、比較例3の走査電圧波形および信号電圧波形を表したものである。

【0079】この比較例3では、上記実施の形態のような両電極間の電位差の極性の逆転を行わず、信号電圧や走査電圧にオフセットを設けることなく、かつ走査電圧波形の振幅を信号電圧波形の振幅よりも大きくして光学

多層構造アレイを駆動する場合について述べる。

【0080】第1フレームでは、第1行・第1列の画素の走査選択期間中に走査電圧が-8[V]、信号電圧が4[V]になると、両電極間の電位差は4[V]-(-8)[V]=+12[V]となるから、上部電極3はこのときON状態となる。

【0081】統いて非選択期間に入ると、まず走査電圧が0[V]になるが、このとき図12に示すように第2行・第1列の画素に書き込むための信号電圧は4[V]であるから、両電極間の電位差は4[V]-0[V]=+4[V]となり、上部電極3はON状態からOFF状態に変化してしまう。

【0082】これに統いて、第3行・第1列の画素に書き込むための信号電圧が0[V]になるので、両電極間の電位差は0[V]-0[V]=0[V]になる。この電位差0[V]は図10のヒステリシス曲線上で点Aに位置しているので、上部電極3はこのときOFF状態となる。このように、走査選択期間に一つの画素に対して書き込んだON状態が、その画素の非選択期間に走査電圧が0[V]になるとこと起因してOFF状態に勝手に戻ってしまい、ON状態を保持することができない。

【0083】統いて、第2フレームに入ると、走査電圧が-8[V]になるとと共に、走査選択期間に第1行・第1列の画素にOFF状態を書き込むために信号電圧が低い方の電圧レベルである0[V]となって、両電極間の電位差は0[V]-(-8)[V]=+8[V]となる。すると、上部電極3の電位差は点Aから点Nへと変化するが、このとき、それまでの状態が図10の点Aに位置していたので、点AからOFF状態を保つヒステリシス曲線上(点A→H→N)を推移して点Nへと移行する。従って、その間、上部電極3はOFF状態に保たれる。

【0084】しかし、図示は省略したが、第1フレームの最後までON状態となっていた場合には、第2フレームの走査選択期間に信号電圧を0[V]にしても、走査電圧が-8[V]なので両電極間の電位差は+8[V]になり、上部電極3はON状態を保持したままとなって、OFF状態に変化させることができない。このような不都合を克服するためには、比較例1の場合と同様に、1つのフレームが終了する毎に、それまでの状態を一度リセットすることなどが必要となるが、そのようなリセットを行うと、表示画面のちらつきの原因となったり、駆動方法や駆動回路が繁雑化するといった、別の問題が生じるので、本発明のような簡単な概要構成で良好な表示性能を実現することができるものとなる。

【0085】統いて、第3行・第1列の画素にON状態を書き込むために信号電圧が4[V]になると、両電極間の電位差は4[V]-0[V]=+4[V]になる。このとき、それまでに上部電極3がOFF状態であれば、それを保持することができる。しかし、図示は省略

したが、それまでに上部電極3がON状態である場合には、+4[V]という電位差は、下方しきい値である+5[V]未満の値なので、OFF状態に勝手に変化してしまうこととなる。

[0086] [比較例4] 図15は、駆動回路から出力されて第1行・第1列の光学多層構造体1に印加される、比較例4の走査電圧波形および信号電圧波形を表したものである。

[0087] この比較例4では、一般的な液晶表示装置の駆動方法のように1フレーム毎に信号電圧および走査電圧の極性反転を行う。

[0088] このような駆動方法によれば、各フレームの途中で他画素に書き込むための信号電圧の変化に起因して勝手に状態が変化することは回避することができるが、走査選択期間に書き込んだ状態を非選択期間に保持することができない。例えばこの図15のようにノーマリモードがOFF状態である場合には、走査選択期間にON状態を書き込んで、非選択期間にはOFF状態に戻ってしまう。

[0089] 上記の比較例1～4に示したように、本実施の形態とは異なる駆動方法では、画素に一旦書き込んだ状態を少なくとも1フレームに亘って保持することができないので、本発明のような良好な表示性能を実現することができない。また、強いてそのような状態保持を可能とするためには、駆動方法や駆動回路が複雑化するといった別の問題が生じることとなり、本発明のような簡易な構成で良好な表示性能を実現することができない。

[0090]

【発明の効果】以上説明したように、請求項1記載の光学多層構造体の駆動方法または請求項2記載の表示装置の駆動方法または請求項3ないし5のうちのいずれかに記載の表示装置によれば、所定の書き込みタイミングごとに電圧を印加して電極間の間隙の状態を制御した後、その2つの電極の電位の極性を逆転させると共に、その2つの電極間の電位差をヒステリシスの1行程における分離状態および接触状態のいずれでも保持可能な範囲の大きさに保つようしたので、光学多層構造体の有するヒステリシス特性を積極的に利用して、走査選択期間などに電極の間隙の状態の書き込みが行われた後にも、その書き込まれたときの状態を保つことが可能となり、また次の書き込みの際には、それまで電極が保持していた状態や電極に印加された信号電圧波形の履歴に関わらず、所望の状態の新たな書き込みを行うことが可能となり、その結果、構造の複雑化を招くTFTや補助容量などのような素子を付加しなくとも、全ての画素で書き込まれた状態を保持して良好な表示特性を実現することができる。

【図面の簡単な説明】

【図1】本実施の形態に係る表示装置の主要部の構成を模式的に表した図である。

【図2】本実施の形態に係る表示装置に用いられる光学多層構造体の主要部の構造を表した図である。

【図3】図2に示した光学多層構造体の可視光領域における光学的特性を表した図である。

【図4】図2に示した光学多層構造体のヒステリシス曲線を表した図である。

【図5】第1行・第1列の1画素の光学多層構造体に印加される走査電圧波形の一例を表した図である。

【図6】第1行・第1列の1画素の光学多層構造体に印加される信号電圧波形の一例を表した図である。

【図7】第1行・第1列の1画素の光学多層構造体に印加され重畠した走査電圧波形および信号電圧波形の一例を表した図である。

【図8】第1行・第1列の1画素の光学多層構造体の間際に生じる電位差の変化の一例を表した図である。

【図9】所定のいきい値以上の電位差が印加されて接触状態になったときの光学多層構造体の様相を表した図である。

【図10】図2に示した光学多層構造体のヒステリシス曲線を、正および負の両極性に亘って表した図である。

【図11】本実施の形態に係る駆動方法のパリエーションを表した図である。

【図12】比較例1として、電位差の極性の逆転を行うことなく、かつ信号電圧または走査電圧にオフセットを設ける場合の走査電圧波形および信号電圧波形を表した図である。

【図13】比較例2として、両電極間の電位差の極性の逆転を行わず、かつ信号電圧や走査電圧にオフセットを設けない場合の走査電圧波形および信号電圧波形を表した図である。

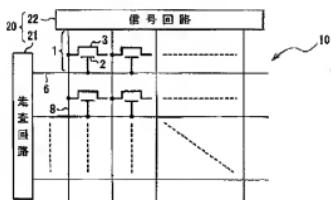
【図14】比較例3として、両電極間の電位差の極性の逆転を行わず、かつ信号電圧や走査電圧にオフセットを設けることなく、かつ走査電圧波形の振幅を信号電圧波形の振幅よりも大きくした場合の走査電圧波形および信号電圧波形を表した図である。

【図15】比較例4として、一般的な液晶表示装置の駆動方法のように1フレーム毎に信号電圧および走査電圧の極性反転を行う場合の走査電圧波形および信号電圧波形を表した図である。

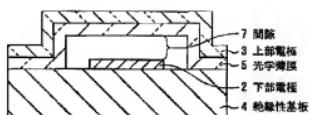
【符号の説明】

1…光学多層構造体、2…下部電極、3…上部電極、4…絶縁性基板、5…光学薄膜、6…走査電極、7…間隙、8…信号配線、20…駆動回路系、21…走査回路、22…信号回路

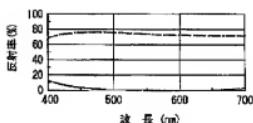
【図1】



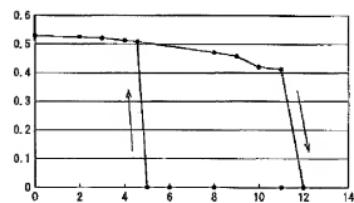
【図2】



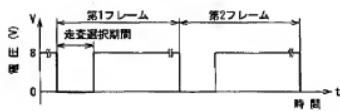
【図3】



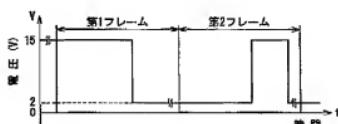
【図4】



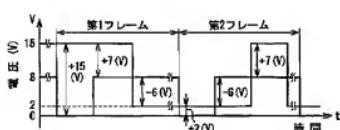
【図5】



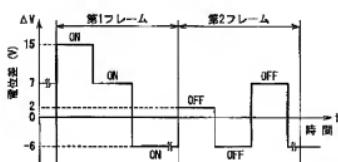
【図6】



【図7】



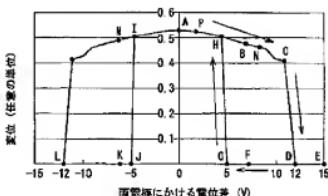
【図8】



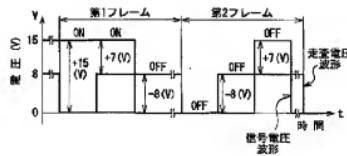
【図9】



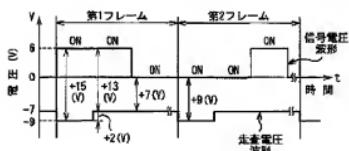
【図10】



【図11】



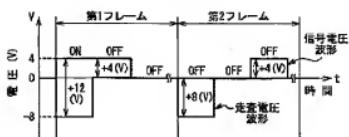
【図12】



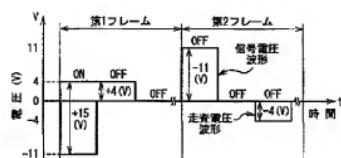
【図13】



【図14】



【図15】



フロントページの続き

(51)Int.C1.7

G09G 3/20

識別記号

611

621

631

F1

G09G 3/20

コード(参考)

611F

621Z

631H

Fターム(参考) 2H041 AA04 AA13 AB02 AB14 AB38

AC06 AZ05 AZ08

2H042 DA08 DA12 DA21 DB05 DC02

DD04 DE00

2H048 FA01 FA05 FA07 FA15 FA21

FA24 GA01 GA04 GA11 GA21

GA32 GA60 GA61

5C080 AA18 BB05 CC22 DD27 FF12

JJ04 JJ05 JJ06